

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-012857

(43)Date of publication of application : 16.01.1998

(51)Int.Cl.

H01L 27/148
H04N 5/335

(21)Application number : 08-158516

(71)Applicant : SONY CORP

(22)Date of filing : 19.06.1996

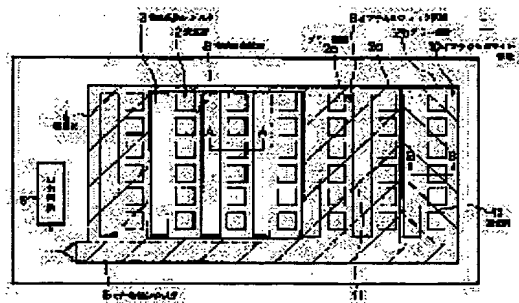
(72)Inventor : HARADA KOICHI

(54) SOLID STATE IMAGING DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a reference signal for an optical white level by forming first pixels for outputting a signal according to the light receiving level and second pixels for inputting a signal at a saturated level.

SOLUTION: A CCD solid state imaging device 1 has a light-receiving part 2 at an effective pixel region 8 for reading photoelectrically converted signal charges according to the received light quantity at a vertical transfer register 3 and transferring them therein. It transfers the signal charges per horizontal line to a horizontal transfer register 5 and transfers them one by one in the register 5 to an output circuit 6 and outputs a black level specifying signal through an optical black region 9 to provide an output signal for specifying the saturated white level through an optical white region 10. Thus, it possible to easily produce a solid state imaging device capable of outputting a reference signal for the white level, i.e., saturation level from the device.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P) (12) 公 開 特 許 公 報 (A) (11)特許出願公開番号
特開平10-12857

(43)公開日 平成10年(1998)1月16日

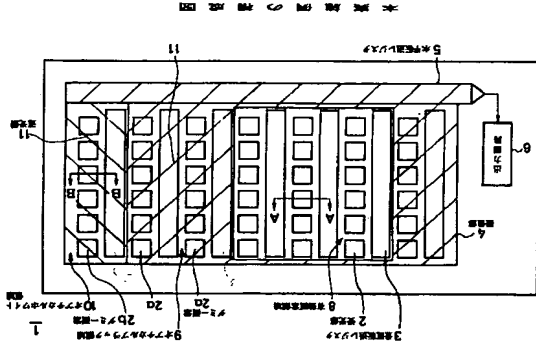
(5)Int.Cl.	識別記号	件内整理番号	F I	技術分野箇所
H01L 27/148			H01L 27/14	B
H04N 5/335			H04N 5/335	F

審査請求	未請求	請求項の数11	OL (全 9 頁)
------	-----	---------	------------

(21)出願番号	特願平8-158516	(71)出願人	00002185 ソニー株式会社
(22)出願日	平成8年(1996)6月19日	(72)発明者	原田 新一 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(74)代理人	弁理士 松隈 秀盛

(54)【発明の名称】 固体撮像素子及びその製造方法

(57)【要約】
【課題】 固体撮像素子において、有効画素の飽和信号量に対応した白レベルの基準信号が得られるようにする。
【解決手段】 有効画素領域8の外側に光量に依存せず飽和レベルの信号を出力するダミー画素2bを有するオプチカルホワイต์領域10を備えて成る。



(2)

【特許請求の範囲】
【請求項1】 受光量に応じた信号を出力する第1の画素と、
飽和レベルの信号を出力する第2の画素を備えて成ることを特徴とする固体撮像素子。
【請求項2】 前記第2の画素は受光量に依存しない画素であることを特徴とする請求項1に記載の固体撮像素子。
【請求項3】 前記第2の画素に電荷生成中心が形成されて成ることを特徴とする請求項1に記載の固体撮像素子。
【請求項4】 前記電荷生成中心は結晶欠陥であることを特徴とする請求項3に記載の固体撮像素子。
【請求項5】 前記電荷生成中心はトラップ単位を発生させる不純物であることを特徴とする請求項3に記載の固体撮像素子。
【請求項6】 前記第2の画素はpn接合を有し、前記電荷生成中心が前記pn接合附近に形成されて成ることを特徴とする請求項3に記載の固体撮像素子。
【請求項7】 受光量に応じた信号を出力する第1の画素となる領域と、飽和レベルの信号を出力する第2の画素となる領域とを同じ構成で形成する工程と、
前記第2の画素の領域に電荷生成中心を形成する工程と、
前記第2の画素上に遮光膜を形成する工程を有すること
を特徴とする固体撮像素子の製造方法。
【請求項8】 前記電荷生成中心を形成する工程は、前記第2の画素の領域を反応性イオンエッチングで処理することを特徴とする請求項7に記載の固体撮像素子の製造方法。
【請求項9】 前記電荷生成中心を形成する工程は、前記第2の画素の領域にトラップ単位を発生させる不純物をイオン注入することとを特徴とする請求項7に記載の固体撮像素子の製造方法。
【請求項10】 前記電荷生成中心を形成する工程は、前記第2の画素の領域に電磁波を照射することとを特徴とする請求項7に記載の固体撮像素子の製造方法。
【請求項11】 前記電磁波は紫外線、X線、中性子、電子線のいずれかであることを特徴とする請求項10に記載の固体撮像素子の製造方法。
【発明の詳細な説明】
【0001】
【発明の属する技術分野】 本発明は、固体撮像素子及びその製造方法に関する。より詳しくは、画素の飽和信号量に対応した白レベルの基準信号が得られる固体撮像素子及びその製造方法に関する。
【0002】
【従来の技術】 従来、固体撮像素子、例えばCCD固体撮像素子においては、有効画素領域の外側に光学的黒レベル (いわゆるオプチカルブラック：OPB) が得られ

る遮光ダミー画素を備えている。これは暗電流を信号から差し引くためであり、遮光ダミー画素は例えばA1膜で遮光され、光には感じないが、有効画素と同じ暗電流を発生するよう構成される。

【0003】一方、最近、CCD固体撮像素子では、小光量から大光量にわたって階調がとれる高ダイナミックレンジCCD固体撮像素子とか、基板電圧の無調整化、自動基板電圧設定等の技術が開発されてきている。この場合、光学的白レベル (いわゆるオプチカルホワイต์：OPW) を正確に得て有効画素の出力信号が飽和レベルにあるか、リニアレベルにあるかに応じて処理する必要がある。しかし、現状では、CCD固体撮像素子の出力信号が飽和レベルにあるのか、リニアレベルにあるのかを判断するための白レベルの基準信号が容易に得られないため、瞬時の判断が困難であった。

【0004】例えば外部から固定のDC電圧を光学的白レベルの基準として飽和レベルを判断する方法が考えられているが、DC電圧のバラツキに対処して、有効画素での飽和電荷量Qsに対して所望のマーゼンをとる必要があるため、リニア領域のかなりの部分を無駄にしている。又、基板電圧値が変わったとき等には対応出来なかった。例えばダイナミックレンジが足りないために、基板電圧を少し低くし信号電荷量が多くなるようにして使用するような場合には対応出来ない。有効画素での飽和電荷量Qsは基板電圧や、温度が変わっても変動する。

【0005】本発明は、上述の点に鑑み、有効画素の飽和信号量に対応した基準信号、即ちこの飽和信号量と同じような動きをする光学的白レベルの基準信号が得られる固体撮像素子及びその製造方法を提供するものである。

【課題を解決するための手段】 本発明に係る固体撮像素子は、受光量に応じた信号を出力する第1の画素と、飽和レベルの信号を出力する第2の画素を備えた構成とする。この構成においては、第2の画素で得られる飽和信号と、第2の画素で得られる飽和レベルの信号とは同じになる。従って、この第2の画素の飽和レベルの信号を白の基準信号とすることにより、第1の画素の飽和信号量に追従した白の基準信号が得られる。

【0007】本発明に係る固体撮像素子の製造方法は、受光量に応じた信号を出力する第1の画素となる領域と、飽和レベルの信号を出力する第2の画素となる領域とを、同じ構成で形成し、第2の画素の領域に電荷生成中心を形成し、第2の画素上に遮光膜を形成するようにする。第2の画素上に遮光膜を形成すると共に、第2の画素の領域に電荷生成中心を形成することにより、この電荷生成中心から生成される電荷が第2の画素のポテンシャルウェルを満たし、光量に依存しない飽和レベルの信号を容易に取り出し得る固体撮像素子が製造される。

【0008】

(3)

【発明の実施の形態】本発明に係る固体撮像素子は、受光量に応じた信号を出力する第1の画素と、飽和レベルの信号を出力する第2の画素を備えた構成とする。

【0009】本発明は、上記固体撮像素子において、第2の画素が受光量に依存しない画素である構成とする。本発明は、上記固体撮像素子において、第2の画素に電荷生成中心が形成された構成とする。

【0010】本発明は、上記固体撮像素子において、電荷生成中心を結晶欠陥で形成した構成とする。

【0011】本発明は、上記固体撮像素子において、電荷生成中心をトラップ単位を発生させる不純物で形成した構成とする。

【0012】本発明は、上記固体撮像素子において、第2の画素がpn接合を有し、電荷生成中心がこのpn接合附近に形成された構成とする。

【0013】本発明に係る固体撮像素子の製造方法は、受光量に応じた信号を出力する第1の画素となる領域と、飽和レベルの信号を出力する第2の画素となる領域とを同じ構成で形成する工程と、第2の画素の領域に電荷生成中心を形成する工程と、第2の画素上に遮光膜を形成する工程を有する。

【0014】本発明は、上記固体撮像素子の製造方法において、電荷生成中心を形成する工程として、第2の画素の領域を反応性イオンエッチングで処理するようにする。

【0015】本発明は、上記固体撮像素子の製造方法において、電荷生成中心を形成する工程として、第2の画素の領域にトラップ単位を発生させる不純物をイオン注入するようにする。

【0016】本発明は、上記固体撮像素子の製造方法において、電荷生成中心を形成する工程として、第2の画素の領域に電磁波を照射するようにする。

【0017】上記電磁波としては、紫外線、X線、中性子、電子線のいずれかを用いることができる。

【0018】以下、図面を参照して本発明の実施例を説明する。

【0019】図1～図4は、本発明をインターライン転送方式のCCD固体撮像素子に適用した場合である。なお、このCCD固体撮像素子は、飽和電荷を基底方向、即ち縦方向に掃き捨てる所謂縦型オーバーフロー構造となっている。本実施例に係るインターライン転送方式のCCD固体撮像素子1は、図1に示すように、画素となる複数の受光部2がマトリックス状に配列され、各受光部列の側にCCD構造の垂直転送レジスタ3が設けられた撮像素子4の側に配されたCCD構造の水平転送レジスタ5と、水平転送レジスタ5の出力側に接続された出力回路6とを備えて成る。

【0020】図像部4においては、有効画素領域8の両側に黒レベルを規定するための所謂オプチャカルブラック領域9が設けられると共に、このオプチャカルブラック領

4

域9に近接して白レベルを規定するための所謂オプチャカルホワイト領域10が設けられる。オプチャカルブラック領域9と、オプチャカルホワイト領域10と、水平転送レジスタ5の全面は、斜線で示すように遮光膜例えばA1遮光膜11で被覆される。

【0021】オプチャカルブラック領域9は、A1遮光膜11下に有効画素領域8の垂直転送レジスタ3及び受光部(画素)2と同様の構造を有する垂直転送レジスタ3及びダミー画素2aを形成して構成される。オプチャカルホワイト領域10は、後述するように、A1遮光膜11下に電荷生成中心を領域内に有して光量に依存せずに飽和電荷を生成し、蓄積するようになされたダミー画素2bと、垂直転送レジスタ3を有して構成される。このオプチャカルホワイト領域10のダミー画素2bは、少なくとも1個以上、本例では1列のダミー画素2bが形成される。

【0022】このCCD固体撮像素子1では、有効画素領域8の各受光部2において受光量に応じて光電変換された信号電荷が垂直転送レジスタ3に読み出され、垂直転送レジスタ3内を転送し、さらに、1水平ライン毎の信号電荷が水平転送レジスタ5に転送され、水平転送レジスタ5内を順次転送して出力回路6を通じて出力される。同時に、オプチャカルブラック領域9を通じて黒レベルを規定する信号が出力され、オプチャカルホワイト領域10を通じて白の飽和レベルを規定する信号が出力される。

【0023】受光を必要とする有効画素領域8は、例えば図1のA-A線上の断面に相当する)に示すように構成される。この有効画素領域8では、第1導電型例えばn型のシリコン基板22上に第2導電型、即ちp型の第1の半導体ウエル領域23が形成され、この第1のp型半導体ウエル領域23内にn型の不純物拡散領域24と垂直転送レジスタ3を構成するn型転送チャネル領域25並びにp型のチャネルストップ領域26が形成される。そして、第1のp型半導体ウエル領域24に形成された上記n型の不純物拡散領域24の表面にp型の正電荷蓄積領域27が形成されて、ここに、いわゆるHAD(Hole Accumulation Diode)センサによる受光部(画素)2が形成される。n型のチャネル領域25の直下には第2のp型半導体ウエル領域28が形成される。

【0024】垂直転送レジスタ3を構成する転送チャネル領域25、チャネルストップ領域26及び読み出しゲート部30上には、ゲート絶縁膜31を介して例えば多結晶シリコンからなる転送電極32が形成され、転送チャネル領域25、ゲート絶縁膜31及び転送電極32により垂直転送レジスタ3が構成される。

【0025】転送電極32及び正電荷蓄積領域27を含む全面に、例えばPSG(リン・シリケートガラス)からなる層間絶縁膜33が積層され、更にこの上に転送電

(4)

極32上を含んで遮光膜、例えばA1遮光膜11が選択的に形成される。このA1遮光膜11は、受光部2に対応した部分に開口が形成され、受光部2に光が入射されるようになされる。

【0026】オプチャカルブラック領域9においては、図1に示さるも、図2の受光部2と同様の構成をとるダミー画素2aと、垂直転送レジスタ3が形成され、A1遮光膜11が垂直転送レジスタ3から受光部2aの全面を覆うように形成される。

【0027】一方、オプチャカルホワイト領域10は、例えば図3(図1のB-B線上の断面に相当する)に示すように構成される。但し、図2に対応する部分には同じ符号を付して重複説明を省略する。このオプチャカルホワイト領域10は、有効画素領域8の垂直転送レジスタ3及び受光部(画素)2と同様の構成をとる垂直転送レジスタ3及びダミー画素2bを有して成るも、特に、ダミー画素2bを構成するn型不純物拡散領域24と正電荷蓄積領域27で形成されるpn接合附近(従って空乏化している領域)に例えば結晶欠陥36による電荷生成中心35を形成して構成される。即ち、このダミー画素2bでは暗電流でダミー画素2bが飽和するよう電荷生成中心35が設けられる。この図3の例では、A1遮光膜11には、ダミー画素2b上において、直接正電荷蓄積領域27に接触するように形成される。換言すれば、このオプチャカルホワイト領域10の垂直転送レジスタ3及びダミー画素2bは、全面にA1遮光膜11が形成されてダミー画素2bの領域内に電荷生成中心35が形成されている点を除くと、他の構成は有効画素領域8と同様の構成になっている。

【0028】この図3に示すダミー画素2bは、次のようにして作成することができる。先ず、有効画素領域8、オプチャカルブラック領域9及びオプチャカルホワイト領域10の各受光部2、ダミー画素2a、ダミー画素2bとなる領域を同じ構成で形成し、また各対応する垂直転送レジスタ3を、同じ構成で形成する。即ち、n型シリコン基板22上の第1のp型半導体ウエル領域23に、互に同じ条件で各受光部2、ダミー画素2a、ダミー画素2bを構成する夫々のn型不純物拡散領域24、p型の正電荷蓄積領域27を形成し、また、同じ条件で各対応する垂直転送レジスタ3を構成するn型転送チャネル領域25、ゲート絶縁膜31、転送電極32を形成する。なお、p型チャネルストップ領域26、第2のp型半導体ウエル領域28も形成される。

【0029】そして、全面に層間絶縁膜33を形成した後、図5に示すように、フォトレジストマスク51を介してオプチャカルホワイト領域10のダミー画素2bに対応する部分の層間絶縁膜33及びその下のゲート絶縁膜31をRIE(反応性イオンエッチング)にて一部シリコン面までエッチングするように、選択的に除去し、このRIE処理によって生ずる結晶欠陥36により電荷生

6

成中心35を形成してダミー画素2bを作成する。

【0030】或は、図5において、フォトレジストマスク51を介してダミー画素2bに対応する部分の層間絶縁膜33及びその下のゲート絶縁膜31を選択的に除去した後、シリコンのバンドギャップよりもエネルギーが大きい光、例えば紫外線(UV)、X線、更には中性子、電子線等の電磁波を照射して、この照射によるダメージ、即ち、結晶欠陥36により電荷生成中心35を形成してダミー画素2bを作成することができる。この場合、照射する光の波長によって電荷生成中心35が形成される深さ位置をコントロールすることができる。

【0031】また、このオプチャカルホワイト領域10の他の例としては、図4(図1のB-B線上の断面に相当する)に示すように、有効画素領域8の垂直転送レジスタ3及び受光部(画素)2と同様の構成をとる垂直転送レジスタ3及びダミー画素2bを有するも、特に、ダミー画素2bを構成するn型不純物拡散領域24と正電荷蓄積領域27で形成されるp型接合附近(空乏化している領域)に例えばW、C、Mo、Cu、その他のトラップ単位を発生させる不純物37をイオン注入し、このイオン注入された不純物37によって電荷生成中心35を形成して構成することができる。トラップ単位はバンドギャップ中心のような深い準位に形成されるようにする。

【0032】この図4に示すダミー画素2bは、次のようにして作成することができる。即ち、前述と同様に、n型シリコン基板22上の第1のp型半導体ウエル領域23に、互に同じ条件で各受光部2、ダミー画素2a及びダミー画素2bを構成する夫々のn型不純物拡散領域24、正電荷蓄積領域27を形成し、また、同じ条件で垂直転送レジスタ3を構成するn型転送チャネル領域25、ゲート絶縁膜31、転送電極32を形成する。そして、全面に層間絶縁膜33を形成し、図6に示すように、フォトレジストマスク51を介してオプチャカルホワイト領域10のダミー画素2bに対応する部分の層間絶縁膜33及びその下のゲート絶縁膜31を選択的に除去した後、W、C、Mo、Cu等のドープ単位を発生させる不純物37をイオン注入することによって電荷生成中心35を形成して、ダミー画素2bを作成する。

【0033】また、図示さるも、この不純物のイオン注入は、層間絶縁膜33を選択的に除去した後、ゲート絶縁膜31を残してイオン注入することもできる。さらに、図示さるも、転送電極32を形成した後、層間絶縁膜31を形成する前にフォトレジストマスクを形成し、ゲート絶縁膜31を介してダミー画素2bの領域にトラップ単位を発生させる不純物37をイオン注入して電荷生成中心35を形成することもできる。

【0034】上述のオプチャカルホワイト領域10におけるダミー画素2bによれば、A1遮光膜11により遮光された状態にあって、光量に依存することなく、ダミー

(5)

7
画素2bのポテンシャルウェルが電荷生成中心35により生成された電荷により飽和される。本実施例では、このオプチカルホワイト領域10で得られる飽和レベルの信号を白レベルの基準信号として利用できる。

10
【0035】オプチカルホワイト領域10のダミー画素2bは、有効画素領域8の受光部2と同じプロセスで作成されるので、このダミー画素2bでの飽和レベルの信号量は受光部2での飽和信号量と全く同じになる。このため、オプチカルホワイト領域10において得られる白レベルを規定する信号は、例えば基板電圧V_{sub}を変えたとき、或は温度が変わった場合等において、有効画素領域8の受光部2での飽和信号量が変化しても、この受光部2の飽和信号量と同じように動き、撮像素子からのCCD出力信号が飽和レベルにあるカリニアレベルにあるかを判断する白の基準信号となり得る。

10
【0036】本実施例によれば、固体撮像素子内に作られたオプチカルホワイト領域10のダミー画素2bから、有効画素領域8の受光部2の飽和信号に対応した白レベルの基準信号が得られるので、各受光部(画素)2の信号が飽和レベルにあるか、リニアレベルにあるかを簡単に且つ正確に判断することができる。

20
【0037】従って、この固体撮像素子から出力される白レベルの基準信号を利用することにより、例えば高ダイナミックレンジCCD固体撮像素子におけるクリップレベルの自動設定が可能にする。例えば感度の異なる画素を有し、両画素の信号を加算するようにして小光量から大光量までの広範囲にわたって階調を得るようにした高ダイナミックレンジのCCD固体撮像素子において、本発明のオプチカルホワイト領域10を通じて出力される白レベルの基準信号によって、高感度画素での信号の飽和レベル、すなわちクリップレベルを自動設定することが可能になる。

30
【0038】また、上記オプチカルホワイト領域10を通じて得られる白レベルの基準信号を利用することにより、帰還型基板電圧(V_{sub})無調整回路の実現が可能になる。例えばセンサ(受光部)の飽和信号量を500mVに合せようとした時は、飽和信号量目標値を決める外部DC信号を500mVに設定し、この状態でこの外部DC信号と本発明による白レベル基準信号とを比較し、比較器の出力が0となる様に基板電圧(V_{sub})を調整する。

40
【0039】また、上記オプチカルホワイト領域10を通じて得られる白レベルの基準信号は、例えばCCD固体撮像素子のフローティングディフュージョン領域に接するリセットゲートに対する所謂帰還型リセットゲートバイアス無調整回路の実現が可能となる。これにより、リセットゲートのオフ時のポテンシャルレベルを正確に設定することが可能となるため、例えばリセットゲートバイアスの低雑質化を可能にする。

50

8
【0040】さらに、上記オプチカルホワイト領域10を通じて得られる白レベルの基準信号を利用することにより、光量に応じた基板電圧(V_{sub})の自動設定を可能にする。例えば大光量るとき、基板電圧(V_{sub})を深く設定することによりブルーミングを抑えることができる。

10
【0041】この場合、CCD固体撮像素子の出力端からの画素信号を第1のサンプリングホルド回路にサンプリングし、またオプチカルホワイト領域10からの白レベルの基準信号を第2のサンプリングホルド回路にサンプリングし、第1及び第2のサンプリングホルド回路の出力の差分を比較器に供給し、比較器において所定のDCレベルとの差分出力を得て、この出力を基板電圧バイアス回路に供給して基板電圧(V_{sub})を自動設定するように構成することができる。

20
【0042】本実施例では、飽和レベルの信号を出力するダミー画素2bをA1遮光膜11にて被覆し、受光量に依存しない画素で構成することにより、常に安定した飽和レベルの信号を出力することができる。ダミー画素2bの領域に電荷生成中心35を形成することにより、受光量に依存することなく、飽和レベルまで電荷を生成し、蓄積することができる。

30
【0043】ダミー画素2bの領域に結晶欠陥36を形成し、又はトラップ準位を発生させる不純物を導入するときは、電荷生成中心35を容易に形成することができる。ダミー画素2bの電荷生成中心35をp_n接合できる。ダミー画素2bの電荷生成中心35から発生する電荷が消滅せず、電荷を飽和レベルまで蓄積することができ。

40
【0044】本実施例によれば、撮像素子内から飽和レベルの信号、即ち白レベルの基準信号を出力することができる固体撮像素子を容易に製造することができる。ダミー画素2bの領域を反応性イオンエッチングで処理するが、第2の画素領域にトラップ準位を発生させる不純物をイオン注入するか、或は第2の画素の領域に紫外線、X線、中性子、電子線等の電磁波を照射することにより、電荷生成中心35を形成することができ、之によって飽和レベルの信号を出力するダミー画素2bが形成されたオプチカルホワイト領域10を有する固体撮像素子を容易に製造できる。

50
【0045】上例では受光部2として、HADセンサを用いた場合に適用したが、その他、受光部として単なるp_n接合によるダイオードセンサを用いた場合にも適用できる。

60
【0046】上例ではインタースキャン方式のCCD固体撮像素子に適用したが、その他、フレームインターライン転送方式、或はフレーム転送方式のCCD固体撮像素子にも適用できる。

70
【0047】また、増幅型固体撮像素子においても本発明を適用することができる。例えば図7に示すように、

(6)

9
白レベルの基準信号を出力するためのA1遮光膜61で被覆されたダミー画素MOSトランジスタ62を設ける。このダミー画素MOSトランジスタ62は、有効画素領域の画素MOSトランジスタと同様に、第1導電型、例えばp型の半導体基板63にオーバフローバリアとなる第2導電型、即ちn型の半導体領域64及び電荷を蓄積するp型の半導体ウェル領域65が形成され、このp型半導体ウェル領域65上にゲート絶縁膜66を介してリング状のゲート電極67が形成され、このリング状のゲート電極67の内側及び外側に対応するp型半導体ウェル領域65にゲート電極67をマスクとするセルフアラインにて夫々n型のソース領域68及びドレイン領域69が形成され、さらに、ソース領域68とp型半導体ウェル領域65のp_n接合附近に電荷生成中心70が形成されて構成される。71は層間絶縁膜である。

10
【0048】このダミー画素MOSトランジスタ62では、遮光された状態において、電荷生成中心70から生成された電荷(本例ではホール)がチャネル領域のポテンシャルウェルに蓄積し飽和状態とすることによって、白レベルの基準信号として出力することができる。尚、有効画素領域での画素MOSトランジスタはチャネル領域を構成するp型半導体ウェル領域に光電変換により得られたホール(信号電荷)が蓄積され、この電荷に基づくチャネル電流の変化を画素信号として出力するようにしている。

20
【0049】
【発明の効果】本発明に係る固体撮像素子によれば、第2の画素から飽和レベルの信号、即ち白レベルの基準信号が得られるので、各第1の画素の信号が飽和しているが、否かを簡単に判断することができる。従って、例えば高ダイナミックレンジCCD固体撮像素子のクリップレベルの自動設定、帰還型基板電圧(V_{sub})無調整回路、帰還型リセットゲートバイアス無調整回路、又は光量に応じた自動基板電圧(V_{sub})設定等の新しい応用の実現を可能にする。

30
【0050】飽和レベルの信号を出力する第2の画素を受光量に依存しない画素で構成することにより、常に安定した飽和レベルの信号を出力することができる。第2の画素に電荷生成中心を形成することにより、受光量に依存することなく、飽和レベルまで電荷を生成し、蓄積することができる。

40
【0051】第2の画素の領域に結晶欠陥を形成し、又はトラップ準位を発生させる不純物を導入するときは、電荷生成中心を容易に形成することができる。ダミー画素の電荷生成中心をp_n接合できる。ダミー画素の電荷生成中心から発生する電荷が消滅せず、電荷を飽和レベルまで蓄積することができ。

50
【0052】本発明に係る固体撮像素子の製造方法によれば、撮像素子内から飽和レベルの信号、即ち白レベルの基準信号を出力することができる。第2の画素の領域に紫外線、X線、中性子、電子線等の電磁波を照射することによって、電荷生成中心を形成することができ、之によって飽和レベルの信号を出力するダミー画素が形成されたオプチカルホワイト領域10を有する固体撮像素子を容易に製造できる。

60
【0053】また、上記オプチカルホワイト領域10を通じて得られる白レベルの基準信号を利用することにより、帰還型基板電圧(V_{sub})無調整回路の実現が可能になる。例えばセンサ(受光部)の飽和信号量を500mVに合せようとした時は、飽和信号量目標値を決める外部DC信号を500mVに設定し、この状態でこの外部DC信号と本発明による白レベル基準信号とを比較し、比較器の出力が0となる様に基板電圧(V_{sub})を調整する。

70
【0054】また、上記オプチカルホワイト領域10を通じて得られる白レベルの基準信号は、例えばCCD固体撮像素子のフローティングディフュージョン領域に接するリセットゲートに対する所謂帰還型リセットゲートバイアス無調整回路の実現が可能となる。これにより、リセットゲートのオフ時のポテンシャルレベルを正確に設定することが可能となるため、例えばリセットゲートバイアスの低雑質化を可能にする。

80
【0055】第2の画素の領域に結晶欠陥を形成し、又はトラップ準位を発生させる不純物を導入するときは、電荷生成中心を容易に形成することができる。ダミー画素の電荷生成中心をp_n接合できる。ダミー画素の電荷生成中心から発生する電荷が消滅せず、電荷を飽和レベルまで蓄積することができ。

10

となく、飽和レベルまで電荷を生成し、蓄積することができる。

20
【0051】第2の画素の領域に結晶欠陥を形成し、又はトラップ準位を発生させる不純物を導入することにより、電荷生成中心を容易に形成することができる。第2の画素の電荷生成中心をp_n接合附近に形成することにより、電荷生成中心から発生する電荷が消滅せず、電荷を飽和レベルまで蓄積することができる。

30
【0052】本発明に係る固体撮像素子の製造方法によれば、撮像素子内から飽和レベルの信号、即ち白レベルの基準信号を出力することができる。第2の画素の領域に紫外線、X線、中性子、電子線等の電荷を蓄積することによって、電荷生成中心を形成することによって、電荷生成中心を容易に製造できる。

40
【図面の簡単な説明】
【図1】本発明に係る固体撮像素子の一例を示す構成図である。

50
【図2】図1のA-A線上の断面図である。
【図3】図1のB-B線上の断面に相当するオプチカルホワイト領域の一例の断面図である。

60
【図4】図1のB-B線上の断面に相当するオプチカルホワイト領域の他の例の断面図である。

70
【図5】本発明に係る固体撮像素子の製造の一例を示す製造工程図である。

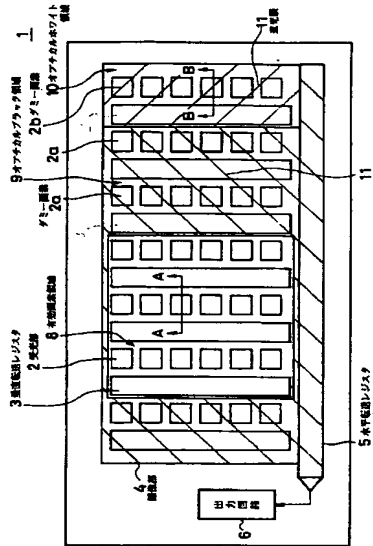
80
【図6】本発明に係る固体撮像素子の製造の他の例を示す製造工程図である。

90
【図7】本発明に係る固体撮像素子の他の例を示す要部の断面図である。

100
【符号の説明】
2 受光部(画素)、2a、2b ダミー画素、3 垂直転送レジスタ、4 撮像素子、5 水平転送レジスタ、6 出力回路、8 有効画素領域、9 オプチカルブラック領域、10 オプチカルホワイト領域、35 電荷生成中心、36 結晶欠陥、37 不純物

(7)

【図1】



本実施例の構成図

【図2】

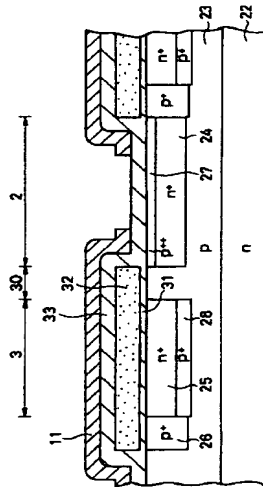


図1のA-A線上の断面図

(8)

【図3】

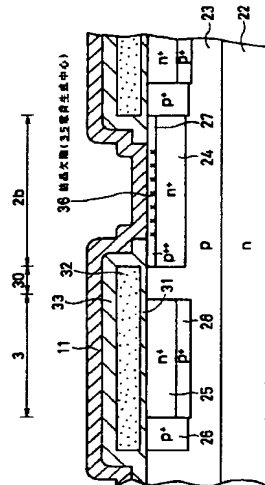


図1のB-B線上の断面に相当する
オプティカルホワイト領域の一例の断面図

【図4】

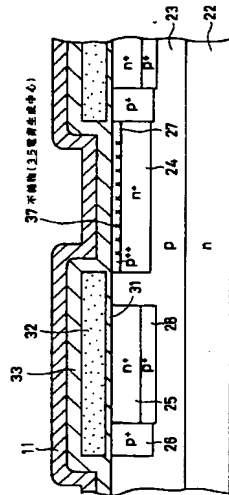
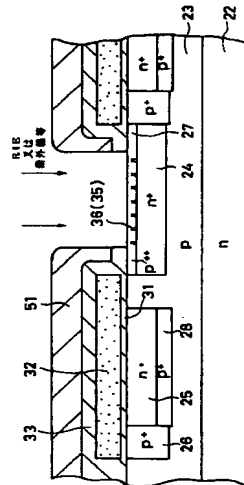


図1のB-B線上の断面に相当する
オプティカルホワイト領域の他の例の断面図

【図5】



本実施例の製造の一例を示す製造工程図

